

#### PATENT ABSTRACTS OF JAPAN

(11) Publication number: 08316731 A

(43) Date of publication of application: 29 . 11 . 96

(51) Int. Ci

H03B 5/18 H01P 7/08 H03B 5/20

(21) Application number: 07148245

(71) Applicant:

TDK CORP

(22) Date of filing: 22 . 05 . 95

(72) Inventor:

ENDO TOSHIICHI TAKATANI MINORU MOCHIZUKI NOBUNORI

#### (54) VOLTAGE CONTROLLED OSCILLATOR

### (57) Abstract:

PURPOSE: To provide a small sized voltage controlled oscillator by allowing a single voltage controlled oscillator to select either of two kinds of frequencies different from largely each other thereby handling the two kinds of the frequencies.

CONSTITUTION: A dielectric resonator 5 is used for a resonator integrated in the voltage controlled oscillator and an intermediate tap 18a is provided to a strip conductor 18 of the dielectric resonator 5 and a switching element Q2 is connected to the tap 18a. The tap 18a is connected to ground by turning on the switching element Q2 to vary the oscillating frequency.

COPYRIGHT: (C)1996,JPO



### (19) H本国特許庁(JP)

# (12) 公開特許公報(A)

# (11)特許出願公開番号

# 特開平8-316731

(43)公開日 平成8年(1996)11月29日

(51) Int.Cl.*			識別記号	庁内整理番号	FΙ		技術表示箇所			
H 0 3 B	5/18			8731 - 5 J	H03B	5/18	С			
H01P	7/08				H01P	7/08				
H 0 3 B	5/20			8731 - 5 J	H03B	5/20	Α			

# 審査請求 未請求 請求項の数2 FD (全 5 頁)

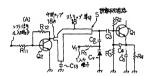
(21)出願番号	<b>特願平7</b> -148245	(71) 出願人	000003067 ティーディーケイ株式会社	
(22) 出願日	平成7年(1995) 5月22日	(mo) shared de	東京都中央区日本橋1丁目13番1号	
		(72)発明者	遠藤 教一 東京都中央区日本橋一丁目13番1号 ーディーケイ株式会社内	ティ
		(72) 発明者	高谷 稔	
			東京都中央区日本橋一丁目13番1号 ーディーケイ株式会社内	ティ
		(72)発明者	望月 宣典	
			東京都中央区日本橋一丁目13番1号 ーディーケイ株式会社内	ティ
		(74)代理人	弁理士 若田 勝一	

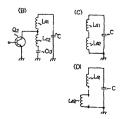
# (54) 【発明の名称】 電圧制御発振器

### (57) 【要約】

【目的】1 個の電圧制御発振器において大きく異なる2 種類の周波数の切換え使用が可能となり、2 種類の周波 数を扱うものとして小型化された電圧制御発振器を提供 する。

【構成】 遺圧制御券程限制: 組み込まれる共振器として誘 配件共振器5を使用し、誘電体共振器5のストリップ導 体18に中間タップ18a を設け、中間タップ18a に スイッチング素子Q2を接続する。スイッチング素子Q 2をオンとすることにより、中間タップ18a がグラン ドに短絡して発展周波数を受える。





## 【特許請求の節囲】

【請求項1】 電圧制調発振器に組み込まれる共振器にストリップラインを使用し、該共振器のストリップ導体に 中間タップを設け、該中間タップにスイッチング素子を 接続し、該スイッチング素子をオンとすることにより、 前記タップがグランドに短路して発振周波数を変える構 成としたことを特徴とする原圧和効率を認

1

【請求項2】請求項1において、前記共振器をセラミック積層体の内部に形成し、該積層体の表面に導体および厚膜抵抗を形成し、その上に電するものに関する。

#### 【発明の詳細な説明】

### [0001]

【産業上の利用分野】本発明は、入力電圧値により出力 信号の周波数を制飾する電圧制御発振器に係り、より詳 しくは異なる2種類の周波数において使用可能な発振回 路を有するものに関する。

#### [0002]

【従来の技術】 電圧制御発展器において、高Qを得るために、共振器としてストリップラインを使用しているものがある。このようなストリップライン使用の共振器を用いた場合には、発振制度数はストリップラインのストリップ等体段(発生信号の波長の1/4の長さに設定される)によってほぼ決定されてしまう。従って、1つの電圧制御発振器では複雑を発展制度数を必要とした場合、2個の発振器を設ける必要があり、発振器の占有面傾は1個のときの2倍となる。

【0003】また、携帯電話や移動通信機器における送 受信信号のように、2種類の周波数が近い場合には、1 つの発振器で2種類の周波数を発振させることができ る。図5は2種類の周波数を発振できる電圧制御発振器 30 の一例であり、特開平4-132405号公報において 開示されたものである。図5において、1は入力端子、 2は出力端子、3は電源入力端子、4は発振周波数を変 えるためのシフト信号入力端子、Vecは動作雷源電圧。 C1~C12はコンデンサ、R1~R10は抵抗、Q1 は発振信号増幅用トランジスタ、Q2は周波数切換用ト ランジスタ、Q3は緩衝増幅器を構成するトランジス タ、C v は入力電圧により発振周波数を変えるための可 変容量ダイオード、し1、し3はインダクタ、L2は同 軸型誘電体共振器であり、前記公報記載の発明において 40 は、該共振器し2を、同軸型誘電体共振器の代わりにス トリップラインによって構成しており、誘電体共振器1. 2は、インダククとコンデンサが並列接続された等価回 路を有する。

【0004】図5の回路において、入力端子1に印加される入力電圧V1が変化すると、可変容量ダイオードCvの容量値が変化する。発展周波数は、主として、入力電圧V1に応じて可変設定された可変容量ダイオードCvの容量値と、コンデンサC2~C5と、誘電体共振器L2とによって定まる。一方シフト信号入力端子4から

シフト信号を加えると、トランジスタQ2がオンとなり、コンデンサC8が発振回路に加わり、発振周波数が変わる。

#### [0005]

【発明が解決しようとする課題】図5の回路のように、 コンデンサC8を発援回路に加えるか否かによって、局 咳数を大きく変えようとすると、発振条件が満たされな くなってしまう。このため、送受信信号の周波数が非常 に離れている場合や、デュアルバンドの無線機で、80 Olliteと1、66Htのように全く違う周波数の場合、発援 周波数の数だけ電圧制御発振器が必要となり、セットの 小型化にとって不利となる。

[0006] 本発明は、上配した問題点に鑑み、1個の 電圧制御発振器において大きく異なる2種類の周波数の 切換え使用が可能となり、2種類の周波数を扱うものと セホー型化された電圧制御発振器を提供することを目的 とする。

### [0007]

【課題を解決するための手段】この目的を達成するため、本発明の電圧制御発展器は、電圧制御発展器に組み込まれる共振器にストリップラインを使用し、ストリップラインのストリップ海体に中間タップを設け、波中間タップにスイッチング業子を接続し、該スイッチング素子を接続し、該スイッチング素子を接続して発振周波数を変える構成としたことを特徴とする。また本発明は、前記ストリップラインをセラミック規層接結体の内部に形成し、該積層体の表面に導体、厚膜抵抗を形成し、その上に電子部品を搭載したことを特徴とする。

### [0008]

【作用】本発明において、共振器のストリップ導体の中間タップにつながるスイッチング素干が木フである場合には、ストリップ導体の全長が回路に挿入された形で発接する。一方、スイッチング素干をオンとすると、ストリップ導体の中間タップがグランドに短絡されるため、等価的にホット電極から中間タップまでの部分が回路に構入された形で発振するので、発展周波数が大幅に高められる。

#### 1000091

【実施例】図1 (A) は木発明による電圧制御を振器の - 実施例の回路の要部を示す回路図、(B) へ(D) は その作用説明図である。図1において、図5と同じ符号 は等価の機能を発揮する部分あるいは部品である。5は 木発明により前起同軸型誘電体共度器12の代わりに設 けたストリップラインであり、そのストリップ導体18 の中間ラップ18 aには、スイッチング素子を構成する トランジスタQ2のペースは抵抗R11を介してシフト信号入力 端子4に接続され、コレクタとベース間に抵抗R12が 揮入され、エミッタがグランドに接続をれる。C13は

ストリップラインのストリップ導体18とグランドとの 間に挿入されたコンデンサであり、ストリップ導体18 とグランドとを直流的に遮断し、交流的には短絡させる ことにより、トランジスタQ2の作動を確保するもので あって、図1 (B) に示すように等価回路として表現し た場合、発振動作には影響を与えない程度の大容量のも

3.

【0010】図2(A)、(B) はそれぞれ本発明によ ろ電圧制御発振器の外額の一例を示す斜視図お F75断面 図である。図2に示すように、この電圧制御発振器は、 シート法や印刷法等を用いて一体に積層焼結することに より稍層体6を構成し、該積層体6を基板としてその上 にトランジスタ71~73、コンデンサ81、82、可 変容量ダイオード83等のマウント部品を搭載したもの である

【0011】前記積層体6は、ストリップ導体18から なる誘電体共振器5と、コンデンサネットワーク隔10 と、抵抗ネットワーク層11とからなり、側面に端子電 極111~116、121~127、131~135、 141~147を設けてなるものである。

【0012】この積層体6のうち、誘電体共振器5は、 図3の分解斜視図に示すように、低い誘雷率のセラミッ ク誘電体粉を含んだ誘電体シート15上に銀あるいは銀 ーパラジウム等のグランド電極となる媒体ペースト16 を印刷したものと、セラミック誘電体シート17上にス トリップ導体18となる前記材質の遺体ペーストを印刷 したものと、セラミック誘電体シート19トにグランド 雷極となる遺体ペースト20を印刷したものとを、必要 に応じてこれらのセラミック誘電体シート15、17. 19間に誘電体シートを介在させて積層する。このよう 30 にシート法ではなく、誘電体ペーストと導体ペーストと を印刷して積層構造を実現してもよい。

【0013】また、コンデンサネットワーク層10は、 前記のように積層された誘電体共振器5の素材上に、こ れらの誘電体シート15、17、19等と異なる材質か らなるセラミック誘電体シートと内部電極とを積層する か、あるいはセラミック誘電体ペーストと連体ペースト との積層して構成する。なお、コンデンサネットワーク 層10を構成する誘電体シートとしては、コンデンサの 容量、Q特性に応じて、前記誘電体シート15~17と 40 同じ材質を使用できる場合がある。抵抗ネットワーク層 11は、前記のように積層されたコンデンサネットワー ク層10の素材の上に、絶縁体シートに導体ペーストや 抵抗体ペーストを印刷したものを積層するか、あるいは 印刷により絶縁体ペースト、抵抗体ペースト、導体ペー ストを印刷することにより構成する。

【0014】このように構成したものを個々の電圧制御 発振器毎に切断した後焼成するか、あるいは焼成後に切 断して端部電極111~116、121~127、13 1~135、141~147を焼き付けやメッキにより 50 【0017】また、積層体6上に電子部品を搭載したの

形成する。その後、表面上に前記トランジスタフ1~7 3、コンデンサ81、82、可変容量ダイオード83や 抵抗等の電子部品を半田付けして搭載する。 図2 (B) において、12は上記のようにして形成された誘雷体共 振器5の誘電体層、13はコンデンサネットワーク図1 0の誘電体層、14はコンデンサネットワーク層10の 内部電極層、21は抵抗ネットワーク層11を構成する 絶縁体層、22は厚膜抵抗、23は導体である。

【0015】図4の透視図に示すように、誘電体共振器 5のストリップ導体18は、本例においてはU字形をな し、中間部にタップ18aを有する。該ストリップ導体 18は、両端18b、18cおよび中間タップ18aを 側面に露出させ、それぞれ端子電極112、115、1 33を接続する。このうち、端部電極115は入力信号 を加えるホット電極であり、端部電極112は、図2 (A) に示すように、積層体6上に搭載するコンデンサ 8.1 (C13) に積層体6上に形成された導体2.3を介 して接続される。中間タップ18aは端部電極133を 介し、積層体6 Fのトランジスタ79 (Q9) に接続さ 20 れる。グランド電板16、20の4隅の引き出し部16 a~16d、20a~20dはグランド端子雷極11 1、116、131、135を接続する。

に図1(B)のように表現される。誘電体共振器(スト リップライン) 5のストリップ導体18の中間タップ1 8 a はトランジスタQ2のコレクタに接続されており、 図1(B)の等価的に表示されるコンデンサCは、図1 (A) におけるコンデンサC2~C5および可変容量ダ イオードCvからなる。また、ストリップ導体18とグ ランドとの間に挿入されるコンデンサC13は、 等価的 に表示されるコンデンサCよりはるかに容量が大である ことから無視できる。ホット電極115に接続された端 部から中間タップ18aまでのインダクタンスを141 中間タップ18aからグランド側端部までのインダクタ ンスをLitとすると、トランジスタQ2がオフである時 の回路は、図1 (C) の等価回路図で表現され、また、 トランジスタQ2をオンとすると、ストリップ導体18 aの半分が短絡された図1(D)のように表現される。 このような図1 (C)、(D)の回路における発振周波

【0016】この電圧制御発振器の発振回路は、等価的

 $f = 1 / [2\pi \{ (L_{43} + L_{42}) C\}^{1/2}] \cdots (1)$  $f = 1 / \{2 \pi (L_{11}C)^{1/2}\} \cdots (2)$ このように、トランジスタQ2をオン、オフすることに よって、まったく違う2つの周波数(例えば800MH 1、1.6GHz)を1つの電圧制御発振器において発生さ せることができ、これにより、2種類の大きく離れた周 波数を扱う電圧制御発振器を1個で実現でき、この種の 電圧制御発振器の占有面積を約1/2にすることができ

数 f はそれぞれ下記の(1)、(2)式で表現される。

で、これらの部品を他の基板に搭載する場合に比較し、 小型で、移動通信用無線機器や携帯電話等に好適な電圧 制御発振器を提供できる。

【0018】上記実施例においては、ストリップ導体1 8をじ字形に形成したが、直線状あるいは上字形等、積 々の形状のものを採用することができる。また、発振局 波数を変えるためのスイッチング業子としては、トラン ジスタの代わりにダイオードを用いることもできる。ま た、ストリップ導体18の中間ケップの位置は、必ずし コストリップ導体18の中央に設定する必要はなく、求 めるそれぞれの周波数に応じてこの中間クップ18。の 位置が設定される。また、発振周波数の調整は、電圧制 郷発暖器件製後に誘電体や導体等をトリミングすること により行われる

### [0019]

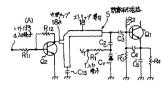
【受明の効果】請水項1の電圧制御発援器は、共振器に ストリップラインを使用し、ストリップラインの中間タ ップをスイッチンダ業子のオンオフによってグランドに 短絡あるいは非超状態とすることにより、発援周波数 を変えるものであり、高Qが得られることは勿論のこ と、ストリップラインによれば、中間タップの短絡によ 外ボ高たされなくなることがなく、必要な発振信号が幅な 発振周波数の変更が可能となる、後でて、送受信信号の 原波数が非常に離れている場合や、デュアルバンドの属 の複数が非常に離れている場合や、デュアルバンドの の 線機で全く違う2種類の周波数を使用する場合であって も1個の電圧制御発振器ですみ、電圧制御発振器を夹装 する機器の小型化に寄存できる。 [0020] 請求項2によれば、ストリップラインをセラミック積層体の内部に形成し、該積層体の表面に導体、厚膜抵抗を形成し、その上に電子部品を搭載したので、電圧制御発振器を実装する機器をさらに小型できる。

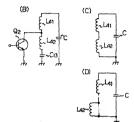
#### 【図面の簡単な説明】

【図 1】 (A) は本巻明による電圧制御発振器の一実施 例の要部の回路構成を示す回路図、(B) は (A) の発 接回路の等価回路図、(C)、(D) は (B) のスイッ チング素子のオフ、オン状態における等価回路図であ

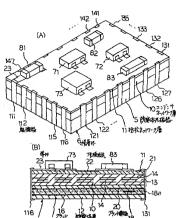
- もストリップ将体18の中央に設定する必要はなく、ポ 10 チング素子のオフ、オン状態における等価回路図であ あるそれぞれの周波数に応じてこの中間タップ18 a の なのそれたまない。また、天涯周波数の調整は、常圧制 (図21 (A). (B) はチカヂカボ末線側の電圧制御
  - 発振器の斜視図および断面図である。 【図3】本実施例の積層体の構成を示す分解斜視図であ
  - る。
    【図4】本実施例のストリップラインの構成を示す透視
  - 図である。 【図5】従来の電圧制御発振器を示す回路図である。
  - 【図5】従来の電圧制御発振器を示す回路図である。 【符号の説明】
  - 1: 入力婦子、2: 出力婦子、3: 電源入力婦子、4: シフト信号入力婦子、5: 誘電体共振器、6: 積層体、10: コンデンサネットワーク、11: 抵抗ネットワーク。12: 13: 誘電体所、15: 17: 19: 誘電体シート、16: 20: グランド電極、18: ストリップ導体、18a: 中間タップ、71~73: コンデンサ、21: 総縁体層、22: 厚原抵抗、23: 導体、81、82: コンデンサ、83: 可変容量ダイオード、11~14 14 7: 端部電極







[図2]



# [図3]

